

Docket No.: 2695-081

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

Satoshi KAZAMA

Serial No.: NEW

Filed: April 15, 2004

For: LAMINATED CERAMIC CAPACITOR, MOUNTED STRUCTURE
OF LAMINATED CERAMIC CAPACITOR, AND CAPACITOR MODULE

SUBMISSION OF PRIORITY DOCUMENTS

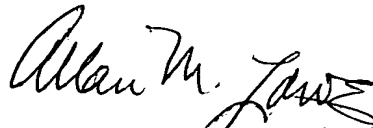
Commissioner for Patents
P. O. Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 35 U.S.C. §119, Applicant hereby claims the benefit of the filing dates of Japanese Application Nos. 2003-111962 and 2004-81408, filed April 16, 2003, and March 19, 2004, respectively. Certified copies of the priority documents are attached.

Respectfully submitted,

LOWE HAUPTMAN GILMAN & BERNER, LLP



Allan M. Lowe, Registration No. 19,641

1700 Diagonal Road, Suite 310
Alexandria, Virginia 22314
(703) 684-1111 Telephone
(703) 518-5499 Telecopier
Date: April 19, 2004
AML:rk



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 4 月 1 6 日
Date of Application:

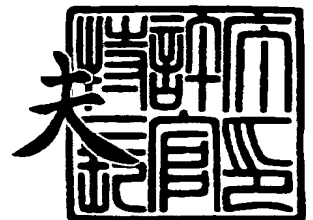
出 願 番 号 特 願 2 0 0 3 - 1 1 1 9 6 2
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 1 1 1 9 6 2]

出 願 人 太 陽 誘 電 株 式 会 社
Applicant(s):

2 0 0 4 年 3 月 3 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 JP02-0137

【提出日】 平成15年 4月16日

【あて先】 特許庁長官 殿

【国際特許分類】 H01G 4/30

【発明者】

【住所又は居所】 東京都台東区上野6丁目16番20号 太陽誘電株式会社
社内

【氏名】 風間 智

【特許出願人】

【識別番号】 000204284

【氏名又は名称】 太陽誘電株式会社

【代理人】

【識別番号】 100069981

【弁理士】

【氏名又は名称】 吉田 精孝

【電話番号】 03-3508-9866

【選任した代理人】

【識別番号】 100087860

【弁理士】

【氏名又は名称】 長内 行雄

【電話番号】 03-3508-9866

【手数料の表示】

【予納台帳番号】 008866

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1



【包括委任状番号】 9712734

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 積層セラミックコンデンサ及びその実装構造

【特許請求の範囲】

【請求項 1】 複数の第 1 導体層及び第 2 導体層がセラミック層を介して交互に且つ対向して配された直方体形状の積層チップを備える積層セラミックコンデンサにおいて、

各第 1 導体層はその下縁に少なくとも 1 つの引出部を有していて各引出部の端縁を積層チップの下面で露出し、

各第 2 導体層はその下縁の第 1 導体層とは異なる位置に少なくとも 1 つの引出部を有していて各引出部の端縁を積層チップの下面で露出すると共に各第 2 導体層はその上縁を積層チップの上面で露出しており、

積層チップの上面に露出している各第 2 導体層の上縁は同じ上面に設けられた放熱導体層に接続されている、

ことを特徴とする積層セラミックコンデンサ。

【請求項 2】 積層チップの下面に露出している各第 1 導体層の引出部の端縁は同じ下面に設けられた第 1 電極層に接続され、積層チップの下面に露出している各第 2 導体層の引出部の端縁は同じ下面に第 1 電極層と非接触で設けられた第 2 電極層に接続されている、

ことを特徴とする請求項 1 に記載の積層セラミックコンデンサ。

【請求項 3】 積層チップの導体層積層方向の 2 側面の少なくとも一方の側面には第 2 導体層が位置している、

ことを特徴とする請求項 1 または 2 に記載の積層セラミックコンデンサ。

【請求項 4】 積層チップの導体層積層方向と直交する 2 側面の少なくとも一方の側面には各第 2 導体層の側縁が露出している、

ことを特徴とする請求項 1 ～ 3 の何れか 1 項に記載の積層セラミックコンデンサ。

【請求項 5】 積層チップの導体層積層方向と直交する 2 側面の少なくとも一方の側面に露出している各第 2 導体層の側縁は同じ側面に設けられた放熱導体層に接続されている、

ことを特徴とする請求項 4 に記載の積層セラミックコンデンサ。

【請求項 6】 請求項 1 ～ 5 に記載の積層セラミックコンデンサを、積層チップの下面が基板の実装面と向き合い、且つ、積層チップの各第 1 導体層が第 1 のランドに導通し各第 2 導体層が第 2 のランドと導通するように基板に実装して成る、

ことを特徴とする積層セラミックコンデンサの実装構造。

【請求項 7】 基板に実装された 1 乃至複数の積層セラミックコンデンサの上面に各第 2 導体層と導通する個別の導電性放熱板、または、共用の導電性放熱板が設けられている、

ことを特徴とする請求項 6 に記載の積層セラミックコンデンサの実装構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、積層チップ内に複数の導体層（内部電極）を対向して備える積層セラミックコンデンサと、この積層セラミックコンデンサを基板に実装して構成された積層セラミックコンデンサの実装構造に関する。

【0002】

【従来の技術】

図 1 ～ 図 3 は、特開平 11-288838 号公報に開示された従来の積層セラミックコンデンサを示す。図 1 は積層セラミックコンデンサの斜視図、図 2 は図 1 の a1-a1 線断面図、図 3 は図 1 の a2-a2 線断面図である。

【0003】

この積層セラミックコンデンサは、直方体形状を成すセラミック素子内に複数の内部電極 1 がセラミック層 2 を介して対向するように配設されている。複数の内部電極 1 は平面形状が長方形を成していて、各々の長さ方向の端縁はセラミック素子の一方の端面 3 a と他方の端面 3 b に交互に引き出されている。端面 3 a に引き出された一部の内部電極 1 の端縁は一方の外部電極 4 a に接続され、且つ、端面 3 b に引き出された残部の内部電極 1 の端縁は他方の外部電極 4 b に接続されている。

【0004】

また、隣接する内部電極1間のセラミック層2それぞれには放熱用内部電極5が内部電極1と非接触で配置されている。複数の放熱用内部電極5は平面形状が十字形状を成していて、各々の幅方向の両側縁はセラミック素子1の一方の端面6aと他方の端面6bに引き出されている。側面6aに引き出された全ての放熱用内部電極5の一側縁は一方の放熱用外部電極7aに接続され、且つ、端面6bに引き出された全ての放熱用内部電極5の他側縁は他方の放熱用外部電極7bに接続されている。

【0005】

この積層セラミックコンデンサによれば、セラミック素子内の内部電極1間それぞれに放熱用内部電極5を非接触で配置して、これら放熱用内部電極5をセラミック素子の表面に設けた放熱用外部電極7a, 7bに接続することにより、セラミック素子内に発生する熱や実装基板からセラミック素子に伝わる熱を、放熱用内部電極5を通じて放熱用外部電極7a, 7bから外部に放出するようにしている。

【0006】**【特許文献1】**

特開平11-288838号公報

【0007】**【発明が解決しようとする課題】**

前述の積層セラミックコンデンサは、その構造からして、セラミック素子内で発生する熱や実装基板からセラミック素子に伝わる熱を外部に放出するのにあまり適していない。

【0008】

即ち、セラミック素子内における熱の発生は主として内部電極1で起こり、また、実装基板からの熱は外部電極4a, 4bからこれらと導通する内部電極2に伝わるが、前述の積層セラミックコンデンサでは内部電極1と放熱用内部電極5との間にセラミック層2が存在するためにこのセラミック層2が伝熱の妨げとなってしまう。

【0009】

セラミック層 2 は内部電極 1 等の導体に比べて伝熱性が遥かに劣る絶縁材であり、内部電極 1 から放熱用内部電極 5 への熱伝導効率が悪く、迅速に熱を放出することが難しいことから、所期の放熱が行えずに積層セラミックコンデンサの温度上昇を招来し易い。

【0010】

本発明は前記事情に鑑みて創作されたもので、その目的とするところは、放熱能力に優れた積層セラミックコンデンサ及びその実装構造を提供することにある。

【0011】

【課題を解決するための手段】

前記目的を達成するため、本発明に係る積層セラミックコンデンサは、複数の第 1 導体層及び第 2 導体層がセラミック層を介して交互に且つ対向して配された直方体形状の積層チップを備える積層セラミックコンデンサにおいて、各第 1 導体層はその下縁に少なくとも 1 つの引出部を有して各引出部の端縁を積層チップの下面で露出し、各第 2 導体層はその下縁の第 1 導体層とは異なる位置に少なくとも 1 つの引出部を有して各引出部の端縁を積層チップの下面で露出すると共に各第 2 導体層はその上縁を積層チップの上面で露出しており、積層チップの上面に露出している各第 2 導体層の上縁は同じ上面に設けられた放熱導体層に接続されている、ことをその特徴とする。

【0012】

一方、本発明に係る積層セラミックコンデンサの実装構造は、前記の積層セラミックコンデンサを、積層チップの下面が基板の実装面と向き合い、且つ、積層チップの各第 1 導体層が第 1 のランドに導通し各第 2 導体層が第 2 のランドと導通するように基板に実装して成る、ことをその特徴とする。

【0013】

前記の積層セラミックコンデンサ及びその実装構造によれば、積層チップの上面に設けられた放熱導体層が各第 2 導体層の上縁に接続されているため、内部電極の役割を果たす各第 1 導体層及び各第 2 導体層で熱が発生すると、また、実装

基板からの熱が接続部分を通じて各第1導体層及び各第2導体層に伝わると、各第2導体層の熱はこれらが接続された放熱導体層に伝わってこの放熱導体層から外部に放出され、各第1導体層の熱はセラミック層を介して第2導体層に伝わって同様に放熱される。

【0014】

本発明の前記目的とそれ以外の目的と、構成特徴と、作用効果は、以下の説明と添付図面によって明らかとなる。

【0015】

【発明の実施の形態】

〔第1実施形態〕

図4～図14は、本発明の第1実施形態を示す。図4（A）は積層セラミックコンデンサの上面側斜視図、図4（B）は積層セラミックコンデンサの下面側斜視図、図5（A）は図4（A）のb1-b1線断面図、図5（B）は図4（A）のb2-b2線断面図、図6（A）は図5（A）のb3-b3線断面図、図6（B）は図5（A）のb4-b4線断面図、図7（A）は図4（A）から第1電極層、第2電極層及び放熱導体層を除外した図、図7（B）は図4（B）から第1電極層、第2電極層及び放熱導体層を除外した図、図8～図12は図4（A）及び（B）に示した積層セラミックコンデンサの製法説明図、図13及び図14は図4（A）及び（B）に示した積層セラミックコンデンサの実装法説明図である。

【0016】

まず、図4～図7を引用して、積層セラミックコンデンサ10の構成について説明する。

【0017】

積層セラミックコンデンサ10は、直方体形状を成す積層チップ11を備える。この積層チップ11は、複数（図中は4つ）の第1導体層13と複数（図中は5つ）の第2導体層14がセラミック層12を介して交互に且つ対向して配された構成を有する。

【0018】

各第1導体層13は第2導体層14よりも一回り小さな長方形を成し、その下縁中央に所定幅の引出部13aを有している。各引出部13aの端縁は積層チップ11の下面11aで露出している。

【0019】

各第2導体層14は積層チップ11の導体層積層方向の側面と同じ長方形を成し、その厚さは第1導体層13と同じかそれよりも厚い。また、各第2導体層14はその下縁中央に引出部13aの上下長さと同じ深さを有し且つ引出部13aよりも幅が大きな切欠部14aを有し、その両側に所定幅の引出部14bを有している。各引出部14bの端縁は積層チップ11の下面11aに引出部13aの端縁と非接触で露出している。また、各第2導体層14の上縁は積層チップ11の上面11bで露出しており、各第2導体層14の両側縁は積層チップ11の導体層積層方向と直交する2側面で露出している。さらに、積層チップ11の導体層積層方向の2側面には第2導体層14がそれぞれ位置している。

【0020】

積層チップ11の下面11aには、同下面11aに露出している各第1導体層13の引出部13aの端縁と接続する第1電極層15が、引出部13aの露出幅とほぼ一致した幅で積層チップ11の導体層積層方向に帯状に形成されている。

【0021】

また、積層チップ11の下面11aには、同下面11aに露出している各第2導体層14の引出部14aの端縁と接続する2個の第2電極層16が、引出部14aの露出幅とほぼ一致した幅で積層チップ11の導体層積層方向に帯状に且つ第1電極層15と非接触で形成されている。

【0022】

さらに、積層チップ11の上面11bには、同上面11bに露出している各第2導体層14の上縁と接続する放熱導体層17が、積層チップ11の上面全体を覆うように形成されている。

【0023】

次に、図8～図12を引用して、積層セラミックコンデンサ10の製造方法について説明する。

【0024】

積層セラミックコンデンサ10を得るに際しては、図8に示すシートS1及びS2を用意する。シートS1はチタン酸バリウム等の誘電体粉末を含有したセラミックスラリーを所定厚さで塗工し乾燥して得たグリーンシート上に、銀やニッケル等の金属粉末を含有した導体ペーストをスクリーン等を用いて印刷し乾燥して第2導体層14用の導体パターンP1を形成することによって作成されている。また、シートS2はチタン酸バリウム等の誘電体粉末を含有したセラミックスラリーを所定厚さで塗工し乾燥して得たグリーンシート上に、銀やニッケル等の金属粉末を含有した導体ペーストをスクリーン等を用いて印刷し乾燥して第1導体層13用の導体パターンP2を形成することによって作成されている。因みに、図面ではシートS1及びS2として図示の便宜上32個取りのものを示してあるが、実際の取り数はこれよりも多い。

【0025】

続いて、前記のシートS1及びS2を図8に示す順序で積層し圧着して、図9に示す積層シートLS1を得る。

【0026】

続いて、積層シートLS1を図9にLx及びLyで示すラインに沿って切断し、図10に示す積層チップLC1を得る。この積層チップLC1は、第1導体層13用の4つの未焼成導体層COL1と、第2導体層14用の4つの未焼成導体層COL2が、未焼成セラミック層CEL1を介して交互に且つ対向して配された構成を有している。各未焼成導体層COL1の引出部COL1aの端縁は積層チップLC1の下面LC1aで露出している。また、各未焼成導体層COL2の引出部COL2aの端縁は積層チップLC1の下面LC1aで露出しており、各未焼成導体層COL2の上縁は積層チップLC1の上面LC1bで露出している。

【0027】

続いて、図11に示すように、前記の積層チップLC1の導体層積層方向の一側面（未焼成セラミック層が露出している側面）に、前記同様の導体ペーストを未焼成導体層COL2と同一形状で塗布し乾燥して、残り1つの第2導体層14

用の未焼成導体層COL3を形成する。この未焼成導体層COL3は、未焼成導体層COL2と同じ形状で、その下縁中央に切欠部COL3aを有し、その両側に引出部COL3bを有する。

【0028】

続いて、図12に示すように、前記の積層チップLC1の下面中央に前記同様の導体ペーストを帯状に塗布し乾燥して第1電極層15用の未焼成電極層COL4を形成すると共に、積層チップLC1の下面両側に前記同様の導体ペーストを帯状に塗布し乾燥して第2電極層16用の未焼成電極層COL5を形成する。さらに、積層チップLC1の上面全体に前記同様の導体ペーストを塗布し乾燥して放熱導体層17用の未焼成導体層COL6を形成する。

【0029】

続いて、図12に示した積層チップLC1を多数個一括で焼成する。以上で積層セラミックコンデンサ10が製造される。

【0030】

前述の製法では、図10に示した積層チップLC1に、残り1つの第2導体層14用の未焼成導体層COL3と、第1電極層15用の未焼成電極層COL4と、第2電極層16用の未焼成電極層COL5と、放熱導体層17用の未焼成導体層COL6を形成してこれらを積層チップLC1と同時焼成するものを例示したが、図10に示した積層チップLC1のみを焼成してからこの焼成後の積層チップLC1に、未焼成導体層COL3と未焼成電極層COL4と未焼成電極層COL5と未焼成導体層COL6を順次形成して焼成処理を行うようにしても構わない。

【0031】

また、前述の製法では、残り1つの第2導体層14と第1電極層15と第2電極層16と放熱導体層17をペースト塗布及び焼成（厚膜形成法）により形成するものを示したが、これらの少なくとも1つを電解メッキやスパッタリング等の薄膜形成法によって形成するようにしても構わない。

【0032】

前記の積層セラミックコンデンサ10は、積層チップ11の下面11aに設け

られた1個の第1電極層15に各第1導体層13の引出部13aの端縁が接続し、且つ、積層チップ11の下面11aに設けられた2個の第2電極層16に各第2導体層14の引出部14aの端縁が接続しており、各第2導体層14の上縁が積層チップ11の上面11bに設けられた放熱導体層17に接続されているため、積層チップ11の下面11aに設けられた第1電極層15と第2電極層16の間に所定の静電容量を得ることができる。

【0033】

この積層セラミックコンデンサ10では、隣接する第1導体層13及び第2導体層14の間に不要な導体層が存しないため、換言すれば、図1～図3に示した従来の積層セラミックコンデンサのように隣接する内部電極1間それぞれに内部電極1とは別の放熱用内部電極5が存しないため、積層チップ11の下面11aに設けられた第1電極層15と第2電極層16の間に所期の静電容量を安定して確保することができる。

【0034】

また、積層チップ11には内部電極の役割を果たす第1導体層13及び第2導体層14のみが設けられているので、図1～図3に示した従来の積層セラミックコンデンサのようにセラミック素子に内部電極1とは別に放熱専用の内部電極5を設ける場合に比べて、積層セラミックコンデンサ10の大容量化と小型化を容易に実現することができる。つまり、積層チップ11の寸法が従来のセラミック素子と同じであれば第1導体層13及び第2導体層14の数を増やして静電容量を増加することができるし、また、互いの容量が同じであれば積層チップ11の寸法を従来のセラミック素子よりも小さくすることができる。

【0035】

この積層セラミックコンデンサ10は、図13に示すように、第1電極層15と第2電極層16にそれぞれ対応したランドR1及びR2を有する基板SBに、積層チップ11の下面が基板実装面と向き合い、且つ、1個の第1電極層15がランドR1に導通し2個の第2電極層16がランドR2に導通するように実装される。因みに、図13に示した基板SBでは、ランドR1とR2の一方がプラス電極で他方がグランド電極となっていて、ランドR1への配線はスルーホールS

H1を通じて基板裏面に引き回され、他方となるランドR2の配線はスルーホールSH2を通じて基板裏面に引き回されている。

【0036】

2以上の積層セラミックコンデンサ10を基板SB上に並設する場合には、放熱性を高めるために、図14に示すように、並設された2以上の積層セラミックコンデンサ10の上面に共用の導電性放熱板RPを載せてこれを各放熱導体層17に接続するようにしてもよい。勿論、各々の積層セラミックコンデンサ10の上面に個別に小型の導電性放熱板（図示省略）を載せてこれを各放熱導体層17に接続するようにしてもよい。

【0037】

このように、前述の積層セラミックコンデンサ及びその実装構造によれば、積層チップ11の上面11bに設けられた放熱導体層17が各第2導体層14の上縁に接続されているため、内部電極の役割を果たす各第1導体層13及び各第2導体層14で熱が発生すると、また、実装基板SBにCPU等の発熱性デバイスが搭載されていてその熱が基板及び接続部分を通じて各第1導体層13及び各第2導体層14に伝わると、各第2導体層14の熱はこれらが接続された放熱導体層17に直接伝わってこの放熱導体層17から外部に放出され、各第1導体層13の熱はセラミック層12を通じて第2導体層14に伝わって同様に放熱される。

【0038】

つまり、内部電極の役割を果たす導体層13、14のうちの各第2導体層14の熱を高効率で放熱導体層17に伝えて迅速に外部放出することができるので、各第1導体層13から第2導体層14への熱伝導効率が多少悪くても、積層セラミックコンデンサ10の温度上昇を効果的に抑制することができる。

【0039】

また、積層チップ11の導体層積層方向の2側面に第2導体層14がそれぞれ位置しており、しかも、各第2導体層14の両側縁が積層チップ11の導体層積層方向と直交する2側面で露出しているため、これらの露出部分を放熱部位として利用して前記の熱放出をより一層効果的に行うことができる。

【0040】

尚、前述の実施形態では、積層チップ11の上面に放熱導体層17を設けたものを示したが、各第2導体層14の両側縁が積層チップ11の導体層積層方向と直交する2側面で露出しているので、図15(A)及び(B)に示すようにこの2側面或いは1側面に同面を覆うように別の放熱導体層18を設ければ、放熱面積を増加させて熱放出をより一層効果的に行うことができる。

【0041】

また、前述の実施形態では、積層チップ11の上面に放熱導体層17を設けたものを示したが、積層チップ11の上面11bから放熱導体層17を除外したものを積層セラミックコンデンサ10(図16参照)とし、この積層セラミックコンデンサ10の上面に放熱導体層17の代用となる導電性放熱板RPを接続するか、また、図16のように基板SB上に並設された2以上の積層セラミックコンデンサ10の上面に共用の導電性放熱板RPを載せて接続しこれを各々の放熱導体層17の代わりとすることもできる。

【0042】

さらに、前述の実施形態では、積層チップ11の下面に第1電極層15と第2電極層16を設けたものを示したが、積層チップ11の下面11aから第1電極層15と第2電極層16を除外したものを積層セラミックコンデンサ10とし、積層チップ11の下面から露出する各第1導体層13の引出部13aの端縁と各第2導体層14の引出部14aの端縁をそれぞれに対応して基板に設けられたランド(プラス電極とマイナス電極)に直接接続して実装するようにしても構わない。

【0043】

さらに、前述の実施形態では、積層チップ11の導体層積層方向の2側面に第2導体層14をそれぞれ位置するものを示したが、一方の第2導体層14を除外したものを積層セラミックコンデンサ10としても構わない。この場合には、一方の第2導体層14を厚膜形成法や薄膜形成法によって作成する工数を省くことができる。

【0044】

さらに、前述の実施形態では、各第1導体層13の引出部13a、並びに、各第2導体層14の引出部14aとしてそれぞれ長形状のものを示したが、各第1導体層13と各第2導体層14との間に静電容量を確保できるものであれば、各引出部13a、14aの形状及び形成位置は適宜変更可能である。例えば、各第1導体層13の下縁一端に引出部を設けて、これを避けるようにして各第2導体層14の下縁に少なくとも1つの引出部を設けるようにしても構わない。

【0045】

[第2実施形態]

図17～図26は、本発明の第2実施形態を示す。図17(A)は積層セラミックコンデンサの上面側斜視図、図17(B)は積層セラミックコンデンサの下面側斜視図、図18(A)は図17(A)のc1-c1線断面図、図18(B)は図17(A)のc2-c2線断面図、図19(A)は図18(A)のc3-c3線断面図、図19(B)は図18(A)のc4-c4線断面図、図20～図24は図17(A)及び(B)に示した積層セラミックコンデンサの製法説明図、図25及び図26は図17(A)及び(B)に示した積層セラミックコンデンサの実装法説明図である。

【0046】

まず、図17～図19を引用して、積層セラミックコンデンサ20の構成について説明する。

【0047】

積層セラミックコンデンサ20は、直方体形状を成す積層チップ21を備える。この積層チップ21は、複数(図中は4つ)の第1導体層23と複数(図中は5つ)の第2導体層24がセラミック層22を介して交互に且つ対向して配された構成を有する。

【0048】

各第1導体層23は第2導体層24よりも一回り小さな横長長方形を成し、その下縁に所定幅の3個の引出部23aを等間隔で有している。各引出部23aの端縁は積層チップ21の下面21aで露出している。

【0049】

各第2導体層24は積層チップ21の導体層積層方向の側面と同じ長方形を成し、その厚さは第1導体層23と同じかそれよりも厚い。また、各第2導体層24はその下縁に引出部23aの上下長さと同じ深さを有し且つ引出部23aよりも幅が大きな3個の切欠部24aを等間隔で有し、切欠部24aを挟むようにして所定幅の引出部24bを計4個有している。各引出部24bの端縁は積層チップ21の下面21aに引出部23aの端縁と非接触で露出している。また、各第2導体層24の上縁は積層チップ21の上面21bで露出しており、各第2導体層24の両側縁は積層チップ21の導体層積層方向と直交する2側面で露出している。さらに、積層チップ21の導体層積層方向の2側面には第2導体層24がそれぞれ位置している。

【0050】

積層チップ21の下面21aには、同下面21aに露出している各第1導体層23の引出部23aの端縁と接続する3個の第1電極層25が、引出部23aの露出幅とほぼ一致した幅で積層チップ21の導体層積層方向に帯状に形成されている。

【0051】

また、積層チップ21の下面21aには、同下面21aに露出している各第2導体層24の引出部24aの端縁と接続する4個の第2電極層26が、引出部24aの露出幅とほぼ一致した幅で積層チップ21の導体層積層方向に帯状に且つ第1電極層25と非接触で形成されている。

【0052】

さらに、積層チップ21の上面21bには、同上面21bに露出している各第2導体層24の上縁と接続する放熱導体層27が、積層チップ21の上面全体を覆うように形成されている。

【0053】

次に、図20～図24を引用して、積層セラミックコンデンサ20の製造方法について説明する。

【0054】

積層セラミックコンデンサ20を得るに際しては、図20に示すシートS11

及びS 1 2を用意する。シートS 1 1はチタン酸バリウム等の誘電体粉末を含有したセラミックスラリを所定厚さで塗工し乾燥して得たグリーンシート上に、銀やニッケル等の金属粉末を含有した導体ペーストをスクリーン等を用いて印刷し乾燥して第2導体層24用の導体パターンP 1 1を形成することによって作成されている。また、シートS 1 2はチタン酸バリウム等の誘電体粉末を含有したセラミックスラリを所定厚さで塗工し乾燥して得たグリーンシート上に、銀やニッケル等の金属粉末を含有した導体ペーストをスクリーン等を用いて印刷し乾燥して第1導体層23用の導体パターンP 1 2を形成することによって作成されている。因みに、図面ではシートS 1 1及びS 1 2として図示の便宜上8個取りのものを示してあるが、実際の取り数はこれよりも多い。

【0055】

続いて、前記のシートS 1 1及びS 1 2を図19に示す順序で積層し圧着して、図21に示す積層シートLS2を得る。

【0056】

続いて、積層シートLS2を図12にLx及びLyで示すラインに沿って切断し、図22に示す積層チップLC11を得る。この積層チップLC11は、第1導体層23用の4つの未焼成導体層COL11と、第2導体層24用の4つの未焼成導体層COL12が、未焼成セラミック層CEL11を介して交互に且つ対向して配された構成を有している。各未焼成導体層COL11の引出部COL11aの端縁は積層チップLC11の下面LC11aで露出している。また、各未焼成導体層COL12の引出部COL12aの端縁は積層チップLC11の下面LC11aで露出しており、各未焼成導体層COL12の上縁は積層チップLC11の上面LC11bで露出している。

【0057】

続いて、図23に示すように、前記の積層チップLC11の導体層積層方向の一側面（未焼成セラミック層が露出している側面）に、前記同様の導体ペーストを未焼成導体層COL12と同一形状で塗布し乾燥して、残り1つの第2導体層24用の未焼成導体層COL13を形成する。この未焼成導体層COL13は、未焼成導体層COL12と同じ形状で、その下縁に3個の切欠部COL13aを

等間隔で有し、切欠部COL 3 aを挟むようにして4個の引出部COL 1 3 bを等間隔で有する。

【0058】

続いて、図24に示すように、前記の積層チップLC 1 1の下面に前記同様の導体ペーストを帯状に塗布し乾燥して第1電極層25用の未焼成電極層COL 1 4を3個形成すると共に、積層チップLC 1 1の下面に前記同様の導体ペーストを帯状に塗布し乾燥して第2電極層26用の未焼成電極層COL 1 5を4個形成する。さらに、積層チップLC 1 1の上面全体に前記同様の導体ペーストを塗布し乾燥して放熱導体層27用の未焼成導体層COL 1 6を形成する。

【0059】

続いて、図24に示した積層チップLC 1 1を多数個一括で焼成する。以上で積層セラミックコンデンサ10が製造される。

【0060】

前述の製法では、図22に示した積層チップLC 1 1に、残り1つの第2導体層24用の未焼成導体層COL 1 3と、第1電極層25用の未焼成電極層COL 1 4と、第2電極層26用の未焼成電極層COL 1 5と、放熱導体層27用の未焼成導体層COL 1 6を形成してこれらを積層チップLC 1 1と同時焼成するものを例示したが、図22に示した積層チップLC 1 1のみを焼成してからこの焼成後の積層チップLC 1 1に、未焼成導体層COL 1 3と未焼成電極層COL 1 4と未焼成電極層COL 1 5と未焼成導体層COL 1 6を順次形成して焼成処理を行うようにしても構わない。

【0061】

また、前述の製法では、残り1つの第2導体層24と第1電極層25と第2電極層26と放熱導体層27をペースト塗布及び焼成（厚膜形成法）により形成するものを示したが、これらの少なくとも1つを電解メッキやスパッタリング等の薄膜形成法によって形成するようにしても構わない。

【0062】

前記の積層セラミックコンデンサ20は、積層チップ21の下面21 aに設けられた3個の第1電極層25に各第1導体層23の引出部23 aの端縁が接続し

、且つ、積層チップ21の下面21aに設けられた4個の第2電極層26に各第2導体層24の引出部24aの端縁が接続しており、各第2導体層24の上縁が積層チップ21の上面21bに設けられた放熱導体層27に接続されているため、積層チップ21の下面21aに設けられた第1電極層25と第2電極層26の間に所定の静電容量を得ることができる。

【0063】

この積層セラミックコンデンサ20では、隣接する第1導体層23及び第2導体層24の間に不要な導体層が存しないため、換言すれば、図1～図3に示した従来の積層セラミックコンデンサのように隣接する内部電極1間それぞれに内部電極1とは別の放熱用内部電極5が存しないため、積層チップ21の下面21aに設けられた第1電極層25と第2電極層26の間に所期の静電容量を安定して確保することができる。

【0064】

また、積層チップ21には内部電極の役割を果たす第1導体層23及び第2導体層24のみが設けられているので、図1～図3に示した従来の積層セラミックコンデンサのようにセラミック素子に内部電極1とは別に放熱専用の内部電極5を設ける場合に比べて、積層セラミックコンデンサ10の大容量化と小型化を容易に実現することができる。つまり、積層チップ21の寸法が従来のセラミック素子と同じであれば第1導体層23及び第2導体層24の数を増やして静電容量を増加することができるし、また、互いの容量が同じであれば積層チップ21の寸法を従来のセラミック素子よりも小さくすることができる。

【0065】

この積層セラミックコンデンサ20は、図25に示すように、第1電極層25と第2電極層26にそれぞれ対応したランドR11a～R11c及びR12を有する基板SBに、積層チップ21の下面が基板実装面と向き合い、且つ、3個の第1電極層25がランドR11a～R11cに導通し4個の第2電極層26がランドR12に導通するように実装される。因みに、図25に示した基板SBでは、ランドR11a～R11cとR2の一方がプラス電極で他方がグランド電極となっていて、ランドR11a～R11cへの配線はスルーホールSH11a～

S H 1 1 c を通じて基板裏面に引き回され、他方となるランド R 1 2 の配線はスルーホール S H 1 2 を通じて基板裏面に引き回されている。

【0066】

2 以上の積層セラミックコンデンサ 2 0 を基板 S B 上に並設する場合には、放熱性を高めるために、図 2 6 に示すように、並設された 2 以上の積層セラミックコンデンサ 2 0 の上面に共用の導電性放熱板 R P を載せてこれを各放熱導体層 2 7 に接続するようにしてもよい。勿論、各々の積層セラミックコンデンサ 1 0 の上面に個別に小型の導電性放熱板（図示省略）を載せてこれを各放熱導体層 2 7 に接続するようにしてもよい。

【0067】

このように、前述の積層セラミックコンデンサ及びその実装構造によれば、積層チップ 2 1 の上面 2 1 b に設けられた放熱導体層 2 7 が各第 2 導体層 2 4 の上縁に接続されているため、内部電極の役割を果たす各第 1 導体層 2 3 及び各第 2 導体層 2 4 で熱が発生すると、また、実装基板に C P U 等の発熱性デバイスが搭載されていてその熱が基板及び接続部分を通じて各第 1 導体層 2 3 及び各第 2 導体層 2 4 に伝わると、各第 2 導体層 2 4 の熱はこれらが接続された放熱導体層 2 7 に直接伝わってこの放熱導体層 2 7 から外部に放出され、各第 1 導体層 2 3 の熱はセラミック層 2 2 を通じて第 2 導体層 2 4 に伝わって同様に放熱される。

【0068】

つまり、内部電極の役割を果たす導体層 2 3, 2 4 のうちの各第 2 導体層 2 4 の熱を高効率で放熱導体層 2 7 に伝えて迅速に外部放出することができるので、第 1 導体層 2 3 から第 2 導体層 2 4 への熱伝導効率が多少悪くても、積層セラミックコンデンサ 2 0 の温度上昇を効果的に抑制することができる。

【0069】

また、積層チップ 2 1 の導体層積層方向の 2 側面に第 2 導体層 2 4 がそれぞれ位置しており、しかも、各第 2 導体層 2 4 の両側縁が積層チップ 2 1 の導体層積層方向と直交する 2 側面で露出しているので、これらの露出部分を放熱部位として利用して前記の熱放出をより一層効果的に行うことができる。

【0070】

尚、前述の実施形態では、積層チップ21の上面に放熱導体層27を設けたものを示したが、各第2導体層24の両側縁が積層チップ21の導体層積層方向と直交する2側面で露出しているので、図27(A)及び(B)に示すようにこの2側面或いは1側面に同面を覆うように別の放熱導体層28を設ければ、放熱面積を増加させて熱放出をより一層効果的に行うことができる。

【0071】

また、前述の実施形態では、積層チップ21の上面に放熱導体層27を設けたものを示したが、積層チップ21の上面21bから放熱導体層27を除外したものを積層セラミックコンデンサ20（図28参照）とし、この積層セラミックコンデンサ20の上面に放熱導体層27の代用となる導電性放熱板RPを個別に接続するか、また、図28のように基板SB上に並設された2以上の積層セラミックコンデンサ20の上面に共用の導電性放熱板RPを載せて接続しこれを各々の放熱導体層27の代わりとしてもよい。

【0072】

さらに、前述の実施形態では、積層チップ21の下面に第1電極層25と第2電極層26を設けたものを示したが、積層チップ21の下面21aから第1電極層25と第2電極層26を除外したものを積層セラミックコンデンサ20とし、積層チップ21の下面から露出する各第1導体層23の引出部23aの端縁と各第2導体層24の引出部24aの端縁をそれぞれに対応して基板に設けられたランド（プラス電極とマイナス電極）に直接接続して実装するようにしても構わない。

【0073】

さらに、前述の実施形態では、積層チップ21の導体層積層方向の2側面に第2導体層24をそれぞれ位置するものを示したが、一方の第2導体層24を除外したものを積層セラミックコンデンサ20としても構わない。この場合には、一方の第2導体層24を厚膜形成法や薄膜形成法によって作成する工数を省くことができる。

【0074】

さらに、前述の実施形態では、各第1導体層23の引出部23a、並びに、各

第2導体層24の引出部24aとしてそれぞれ長方形状のものを示したが、各第1導体層23と各第2導体層24との間に静電容量を確保できるものであれば、各引出部23a、24aの形状及び形成位置は適宜変更可能であり、各引出部23a、24aの個数も2または4以上としてもよい。

【0075】

【発明の効果】

以上詳述したように、本発明によれば、放熱能力に優れた積層セラミックコンデンサ及びその実装構造を提供できる。

【図面の簡単な説明】

【図1】

従来の積層セラミックコンデンサの斜視図

【図2】

図1のa1-a1線断面図

【図3】

図1のa2-a2線断面図

【図4】

本発明の第1実施形態を示す積層セラミックコンデンサの上面側斜視図及び下面側斜視図

【図5】

図4(A)のb1-b1線断面図とb2-b2線断面図

【図6】

図5(A)のb3-b3線断面図とb4-b4線断面図

【図7】

図4(A)から第1電極層、第2電極層及び放熱導体層を除外した図と、図4(B)から第1電極層、第2電極層及び放熱導体層を除外した図

【図8】

図4に示した積層セラミックコンデンサの製法説明図

【図9】

図4に示した積層セラミックコンデンサの製法説明図

【図 10】

図 4 に示した積層セラミックコンデンサの製法説明図

【図 11】

図 4 に示した積層セラミックコンデンサの製法説明図

【図 12】

図 4 に示した積層セラミックコンデンサの製法説明図

【図 13】

図 4 に示した積層セラミックコンデンサの実装法説明図

【図 14】

図 4 に示した積層セラミックコンデンサの実装法説明図

【図 15】

図 4 に示した積層セラミックコンデンサの変形例を示す積層セラミックコンデンサの上面側斜視図及び縦断面図

【図 16】

図 4 に示した積層セラミックコンデンサの他の変形例を示す積層セラミックコンデンサの実装図

【図 17】

本発明の第 2 実施形態を示すセラミックコンデンサの上面側斜視図及び下面側斜視図

【図 18】

図 17 (A) の c 1 - c 1 線断面図と c 2 - c 2 線断面図

【図 19】

図 18 (A) の c 3 - c 3 線断面図と c 4 - c 4 線断面図

【図 20】

図 17 に示した積層セラミックコンデンサの製法説明図

【図 21】

図 17 に示した積層セラミックコンデンサの製法説明図

【図 22】

図 17 に示した積層セラミックコンデンサの製法説明図

【図 23】

図 17 に示した積層セラミックコンデンサの製法説明図

【図 24】

図 17 に示した積層セラミックコンデンサの製法説明図

【図 25】

図 17 に示した積層セラミックコンデンサの実装法説明図

【図 26】

図 17 に示した積層セラミックコンデンサの実装法説明図

【図 27】

図 17 に示した積層セラミックコンデンサの変形例を示す積層セラミックコンデンサの上面側斜視図及び縦断面図

【図 28】

図 17 に示した積層セラミックコンデンサの他の変形例を示す積層セラミックコンデンサの実装図

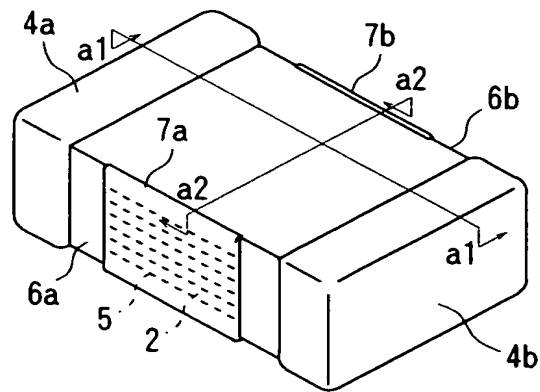
【符号の説明】

10…積層セラミックコンデンサ、11…積層チップ、11a…積層チップの下面、11b…積層チップの上面、12…セラミック層、13…第1導体層、13a…第1導体層の引出部、14…第2引出層、14a…第2導体層の引出部、15…第1電極層、16…第2電極層、17…放熱導体層、18…放熱導体層、RP…放熱性導電板、20…積層セラミックコンデンサ、21…積層チップ、21a…積層チップの下面、21b…積層チップの上面、22…セラミック層、23…第1導体層、23a…第1導体層の引出部、24…第2引出層、24a…第2導体層の引出部、25…第1電極層、26…第2電極層、27…放熱導体層、28…放熱導体層。

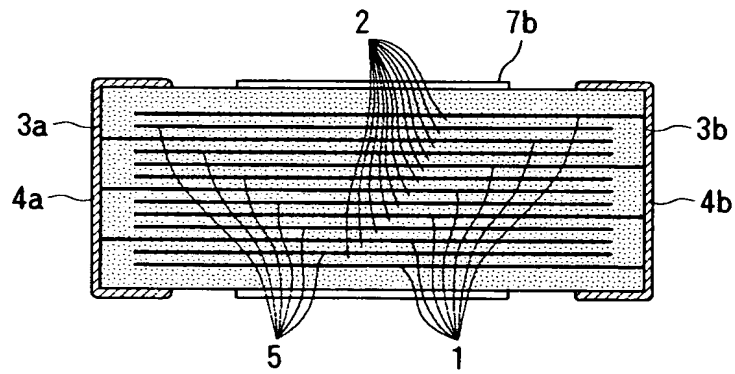
【書類名】

図面

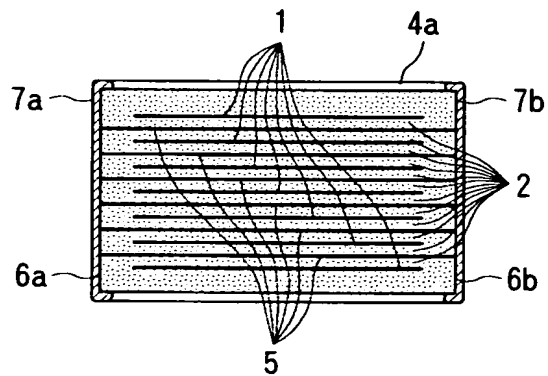
【図 1】



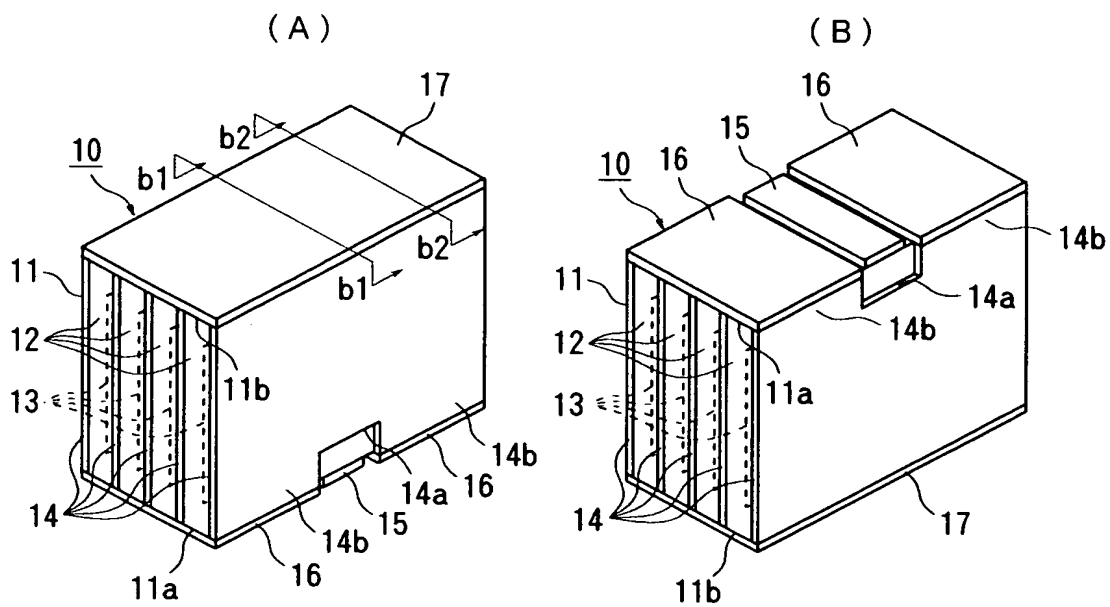
【図 2】



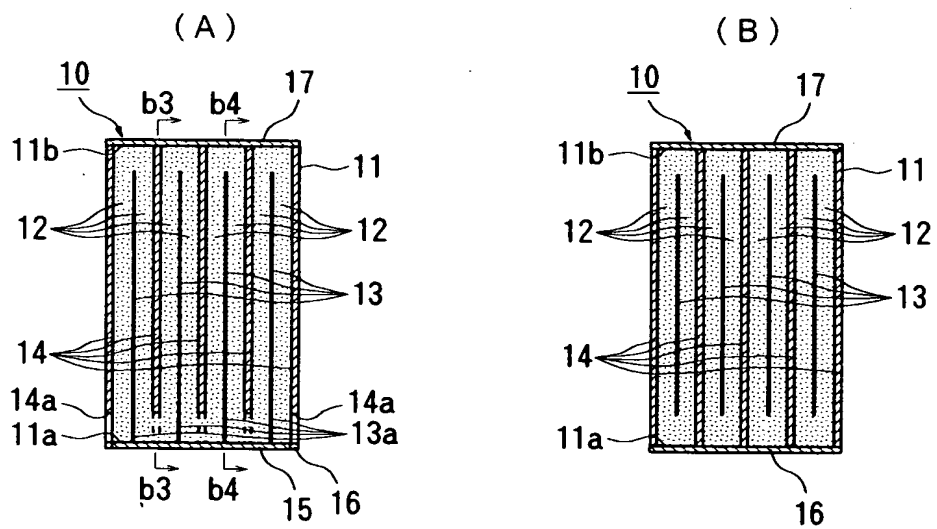
【図 3】



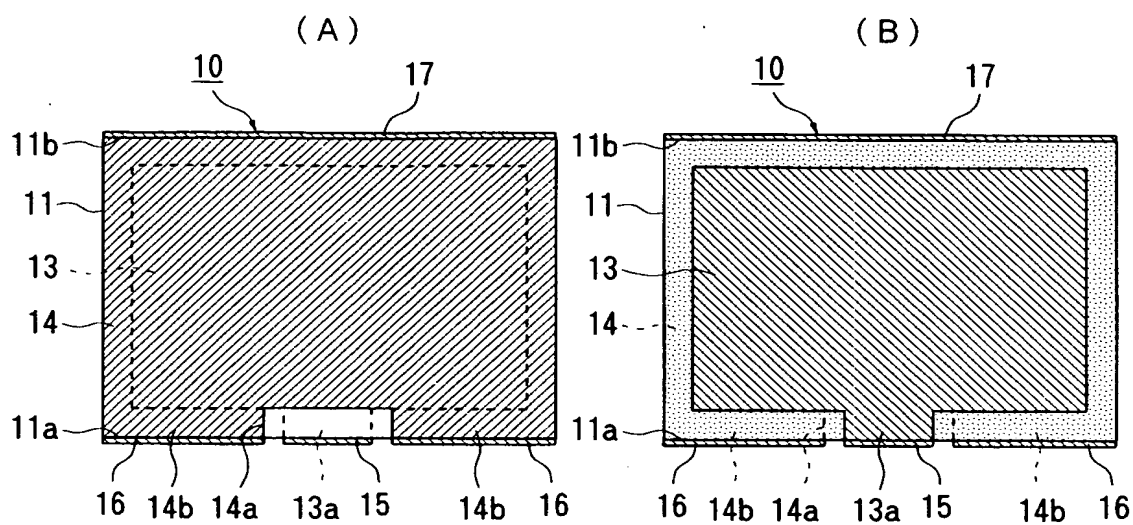
【図 4】



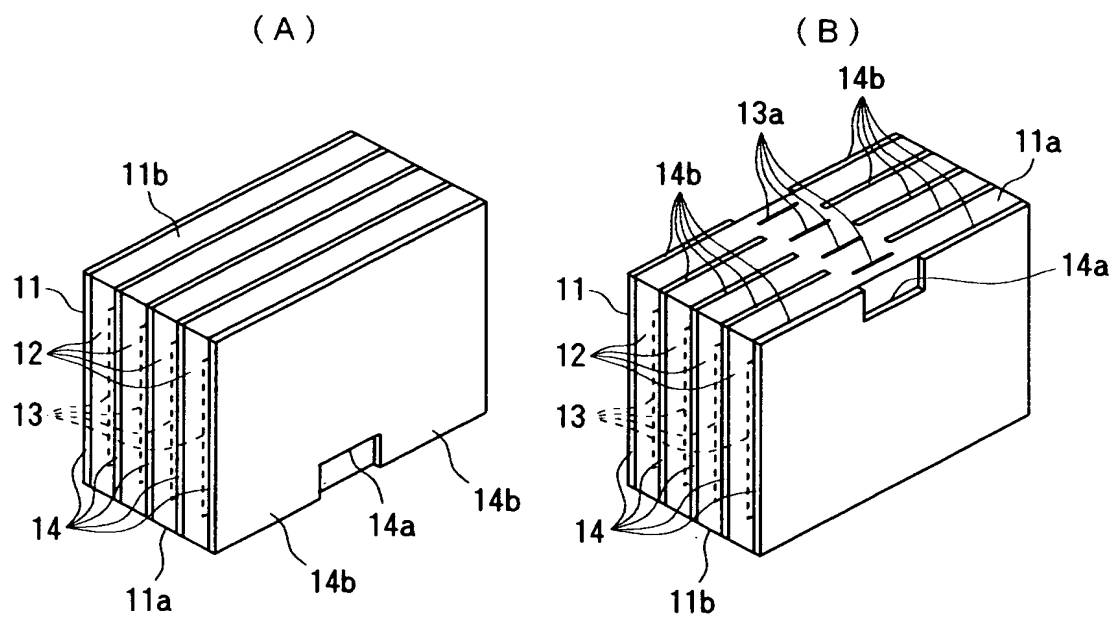
【図 5】



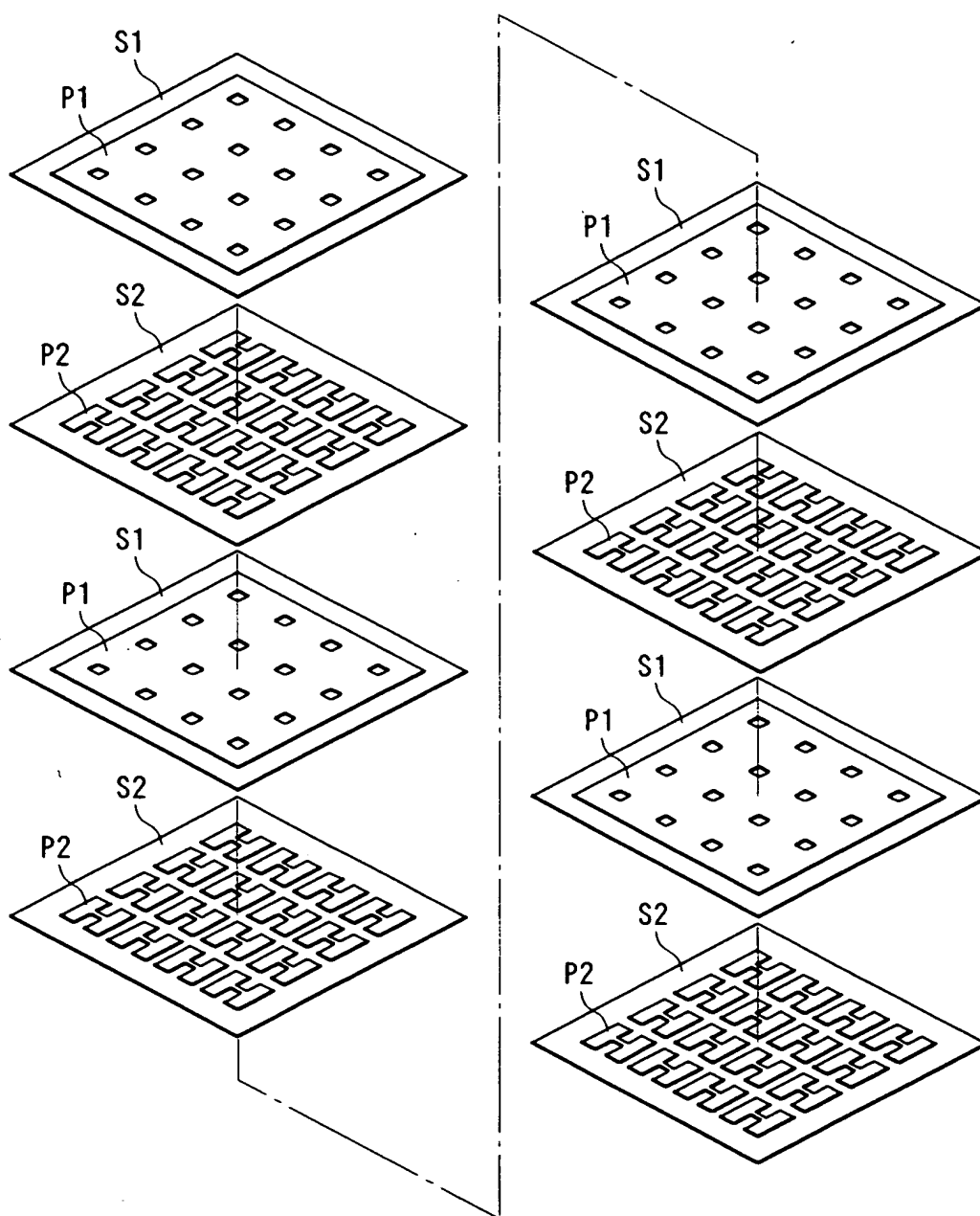
【図 6】



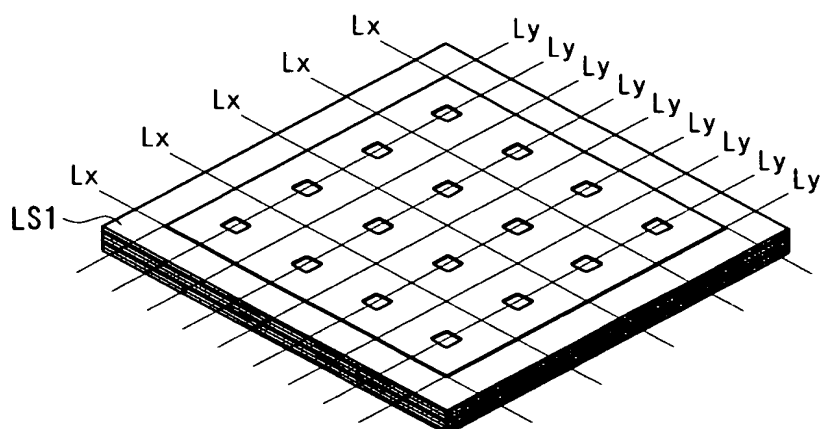
【図 7】



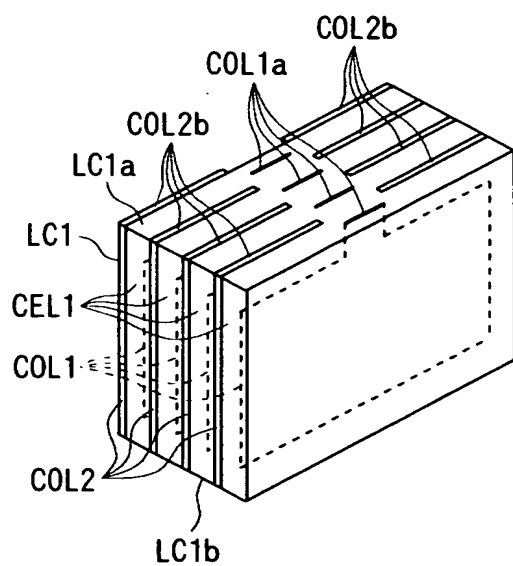
【図 8】



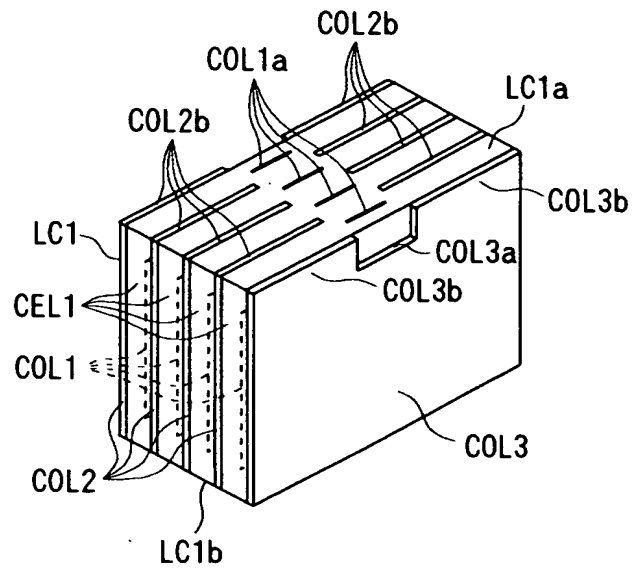
【図 9】



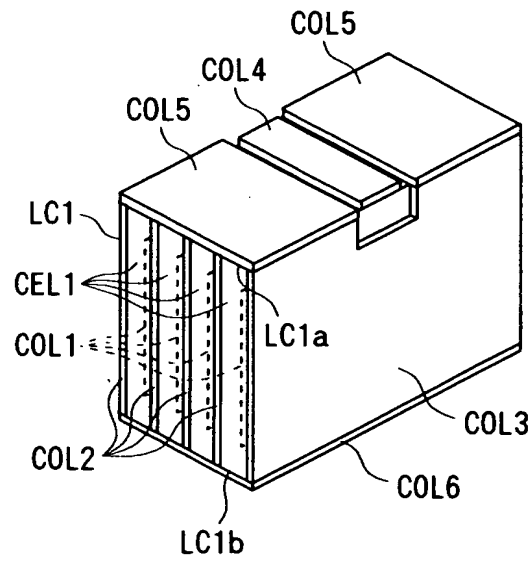
【図 10】



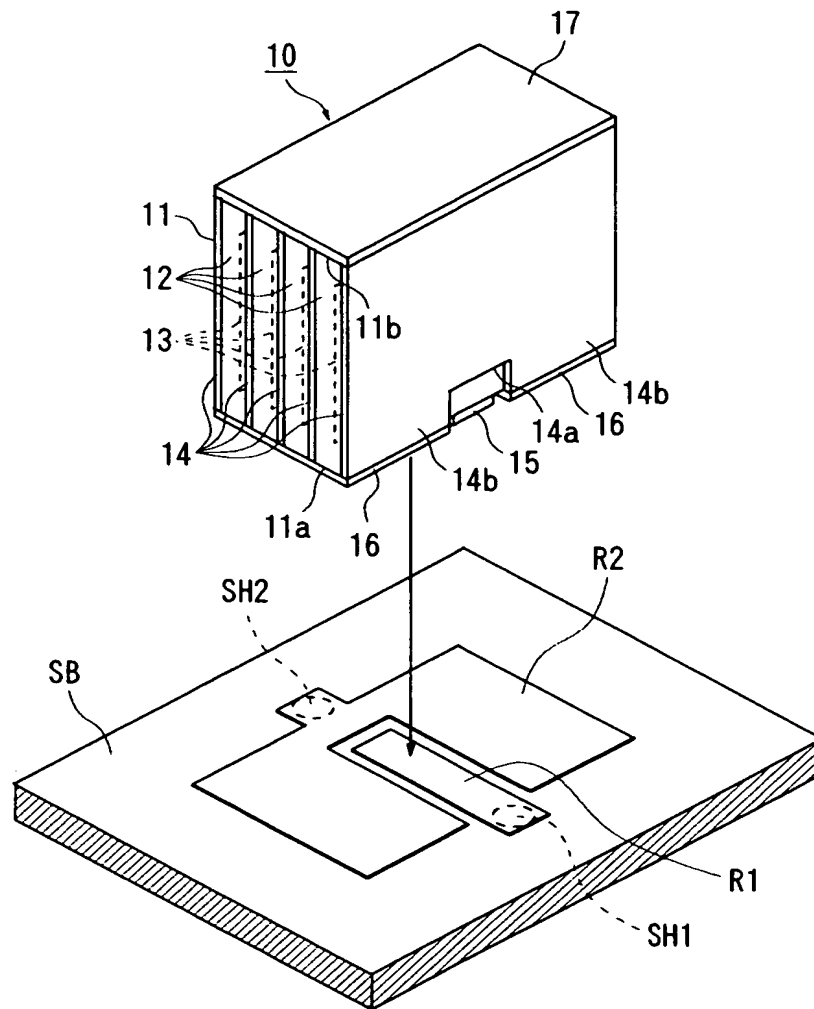
【図 1 1】



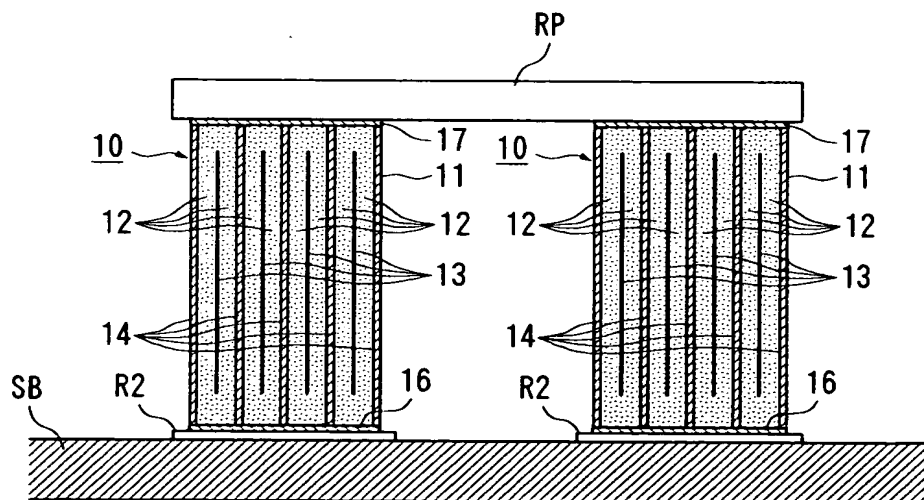
【図 1 2】



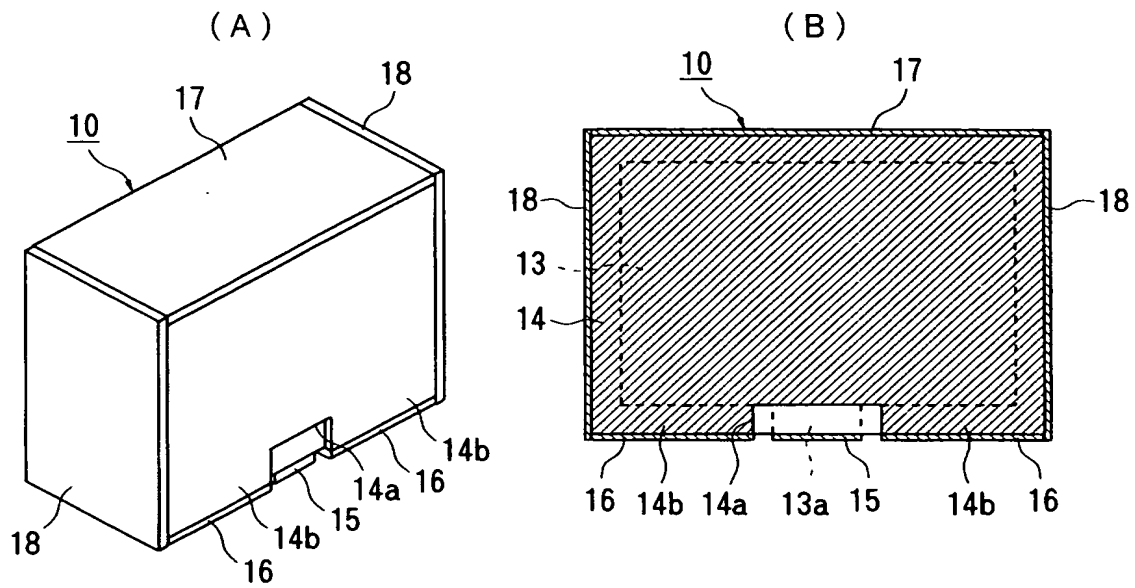
【図 13】



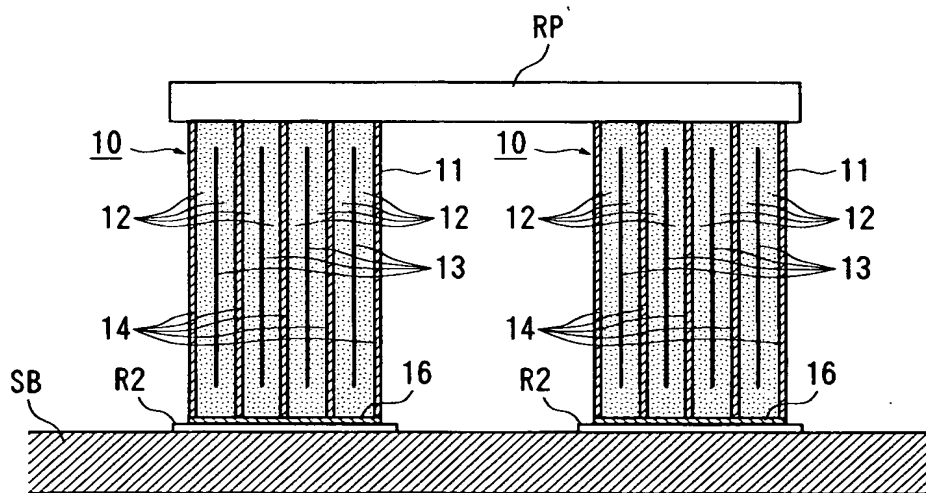
【図 14】



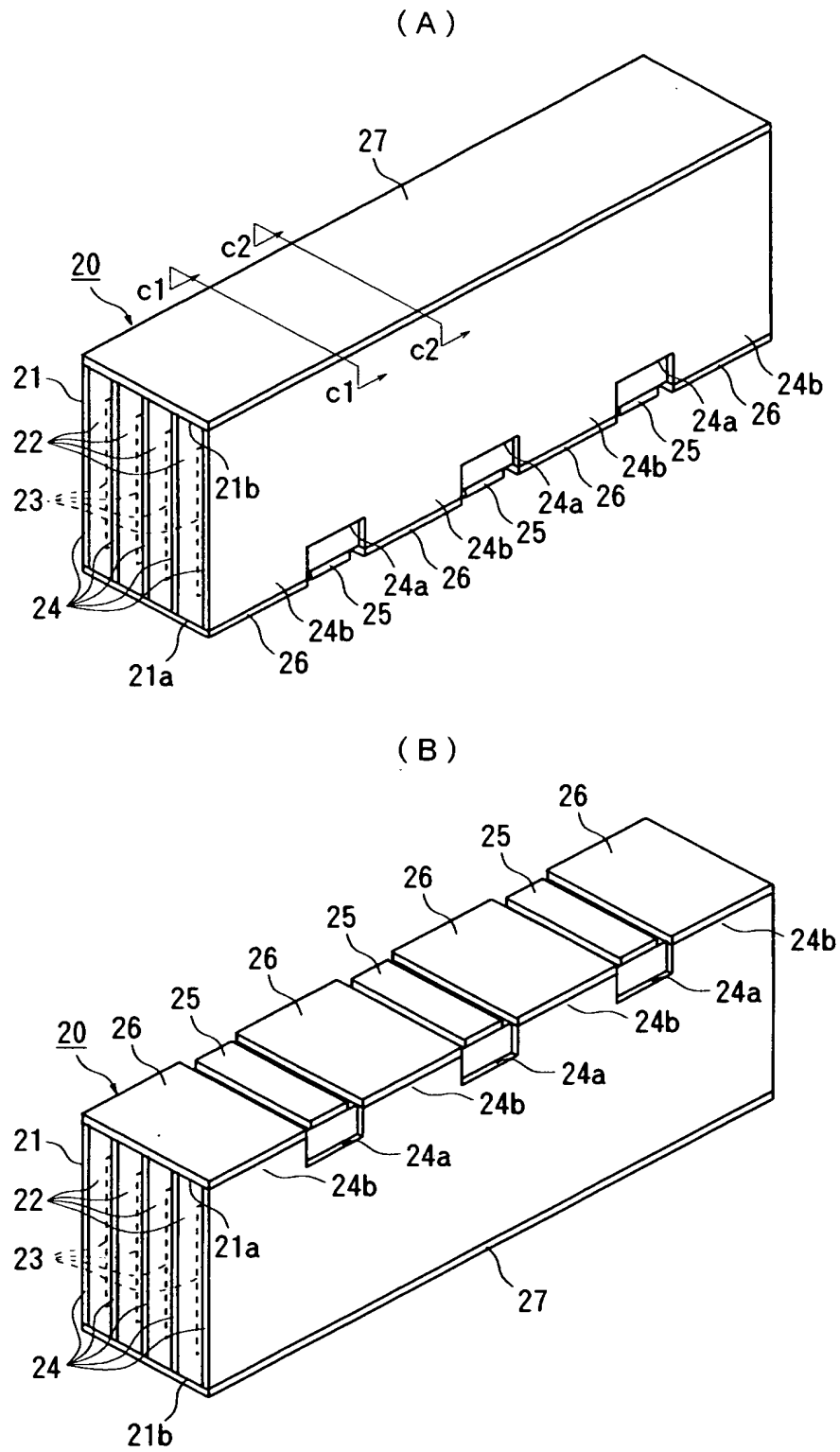
【図 15】



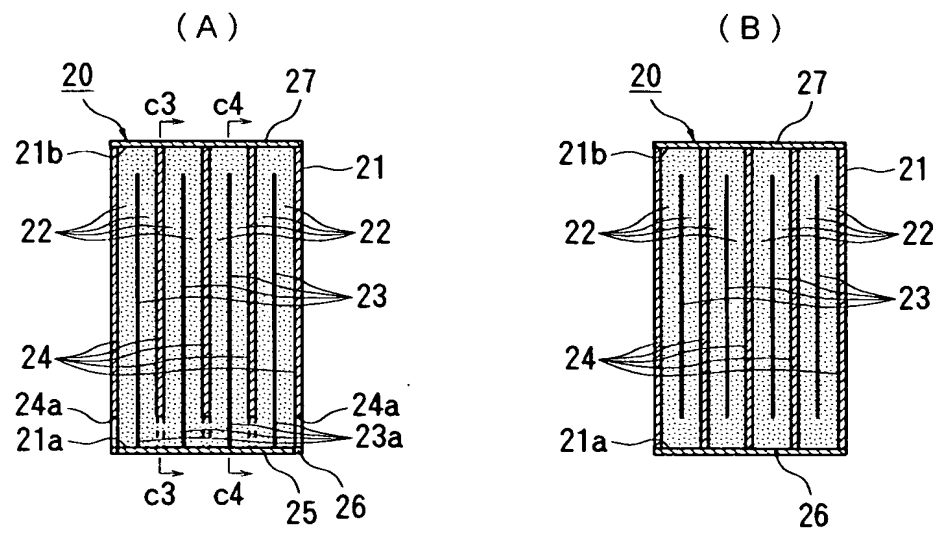
【図 16】



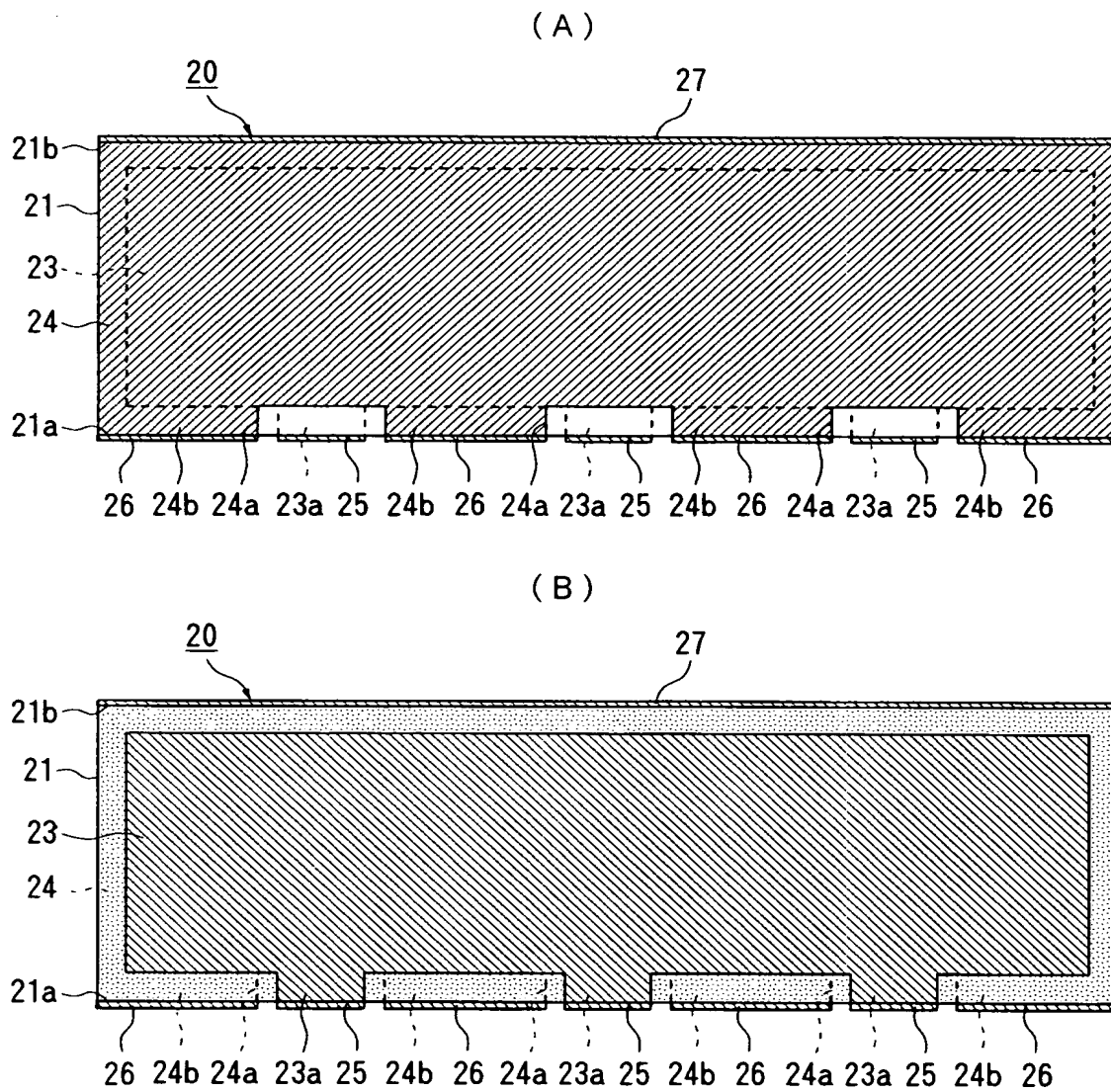
【図 17】



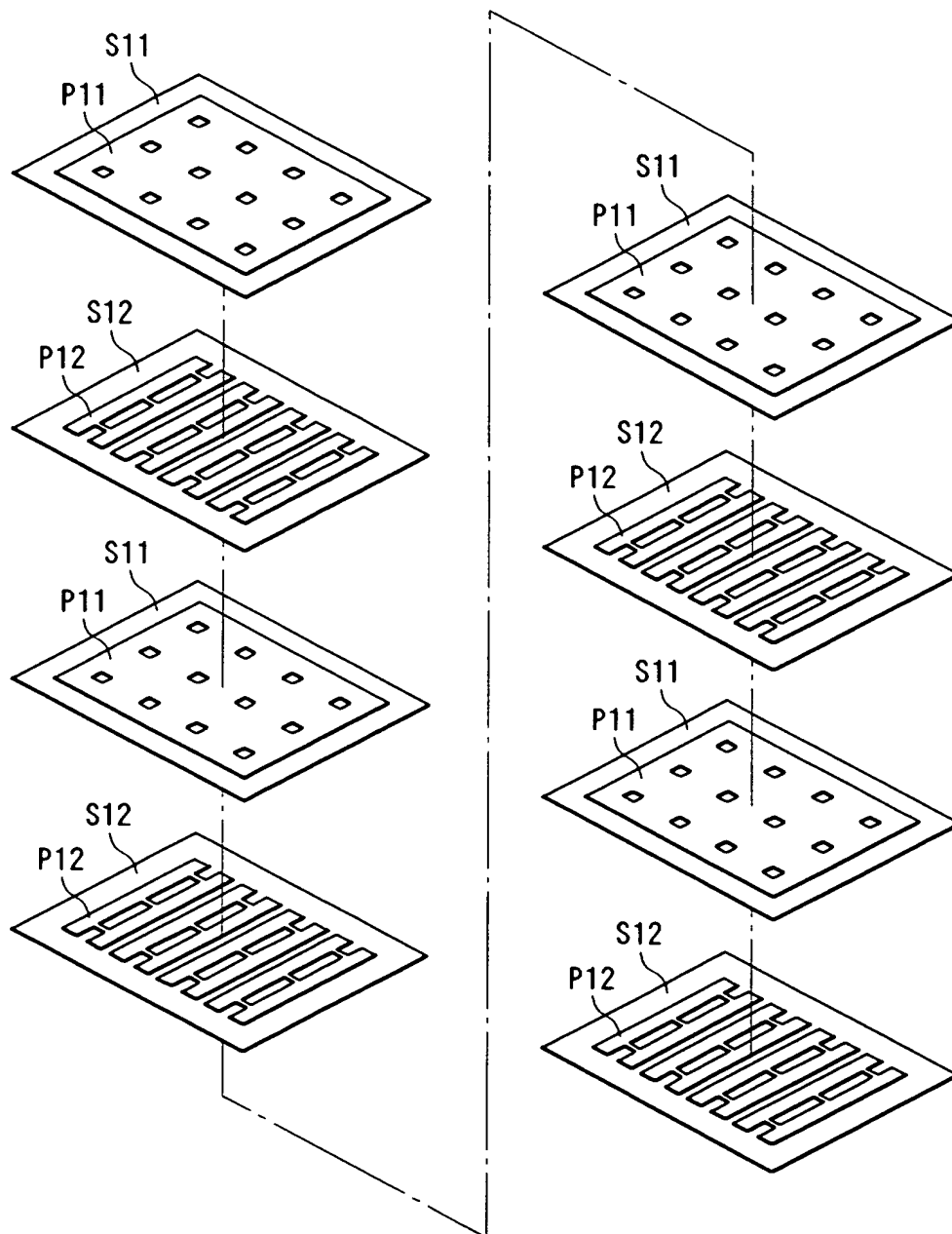
【図 18】



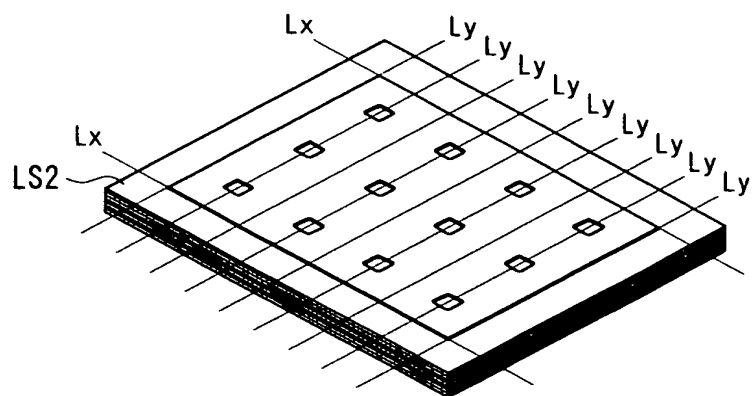
【図 19】



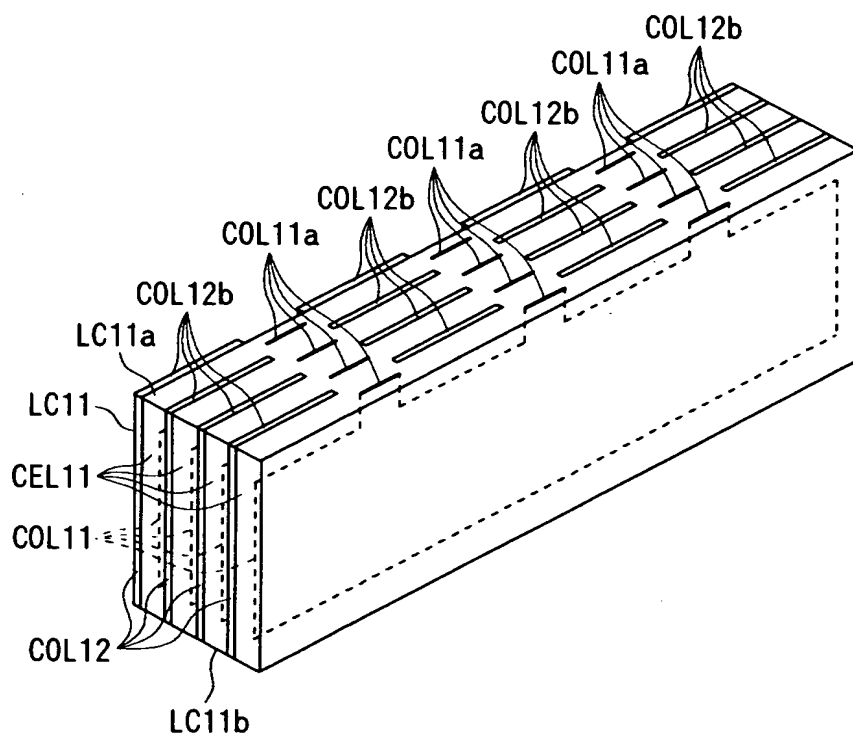
【図 20】



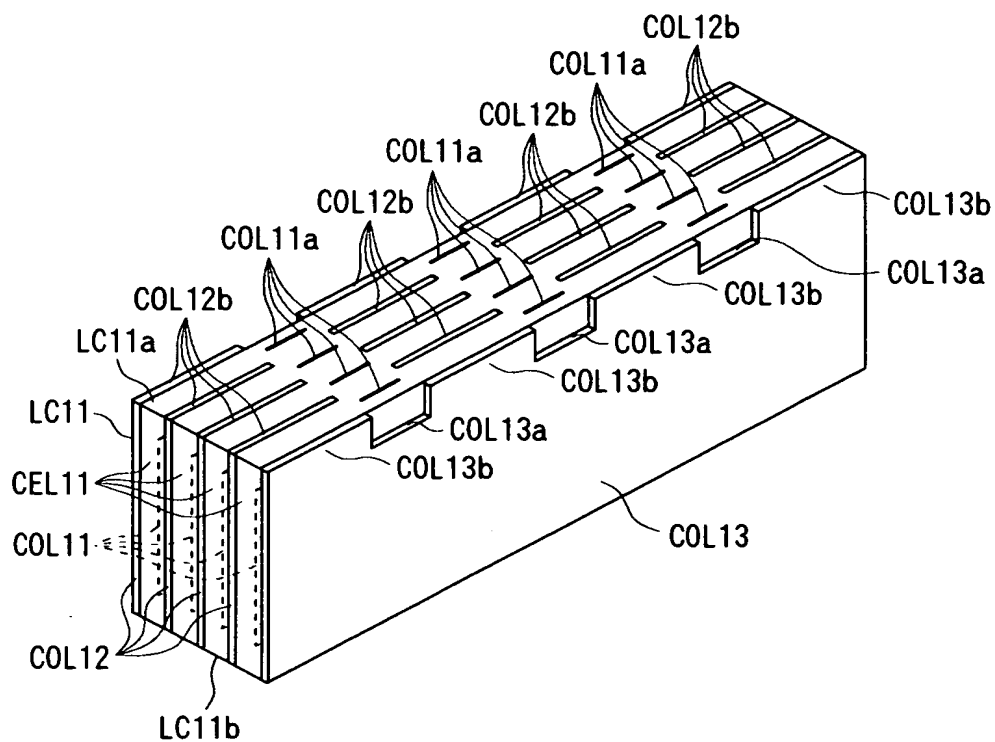
【図 2 1】



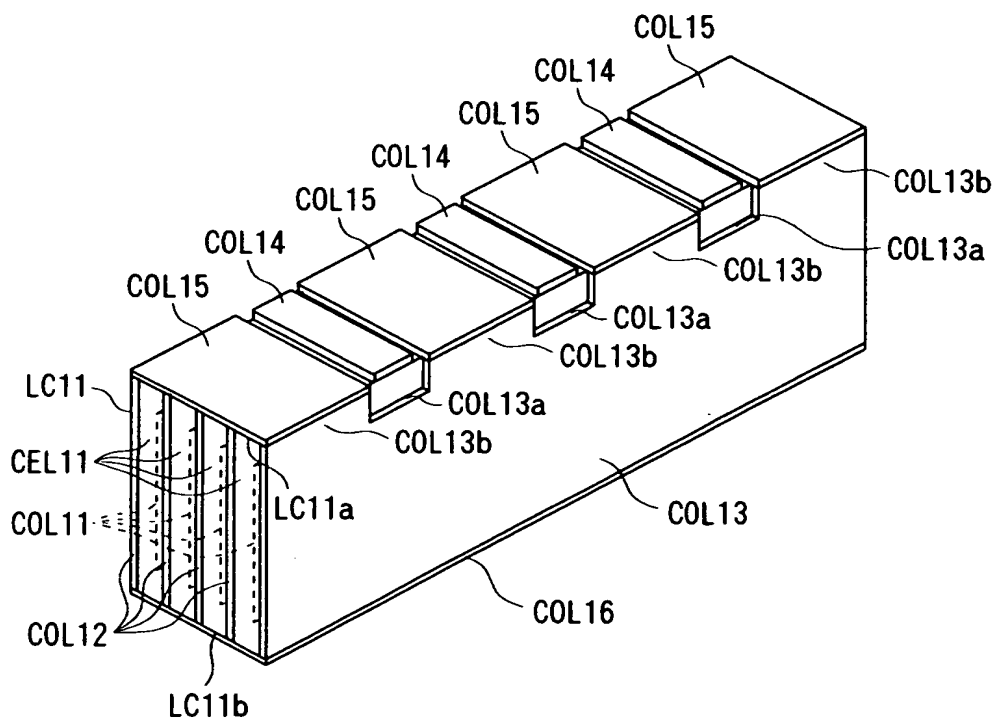
【図 2 2】



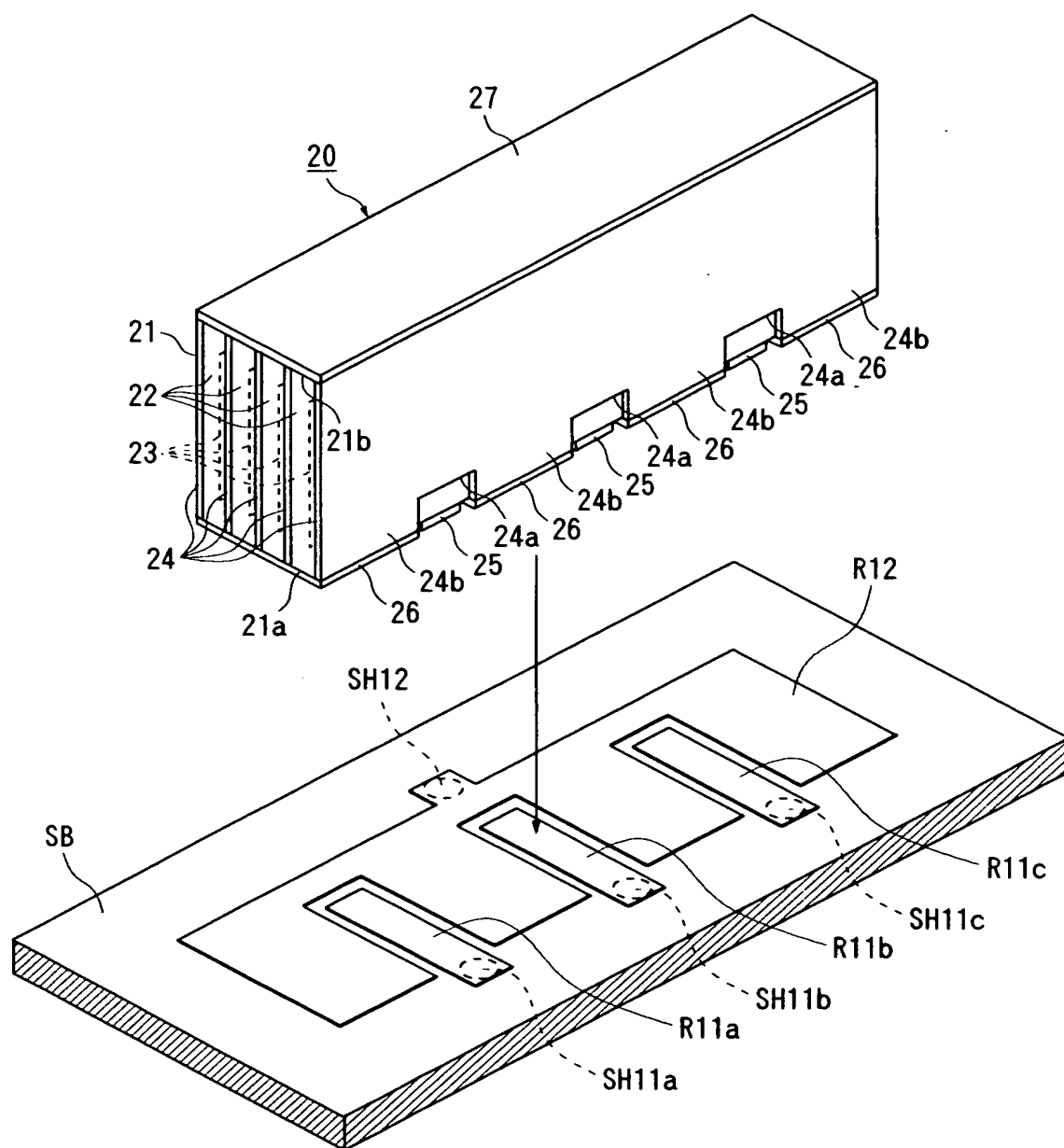
【図 23】



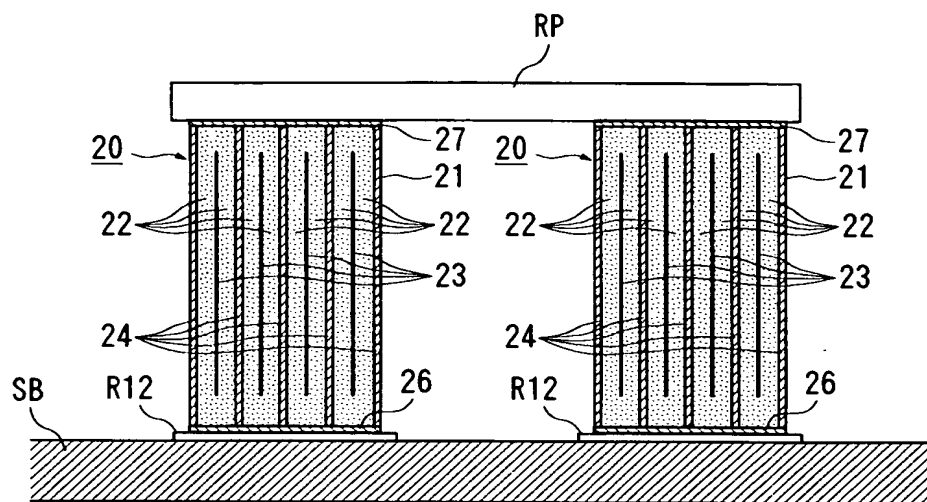
【図 24】



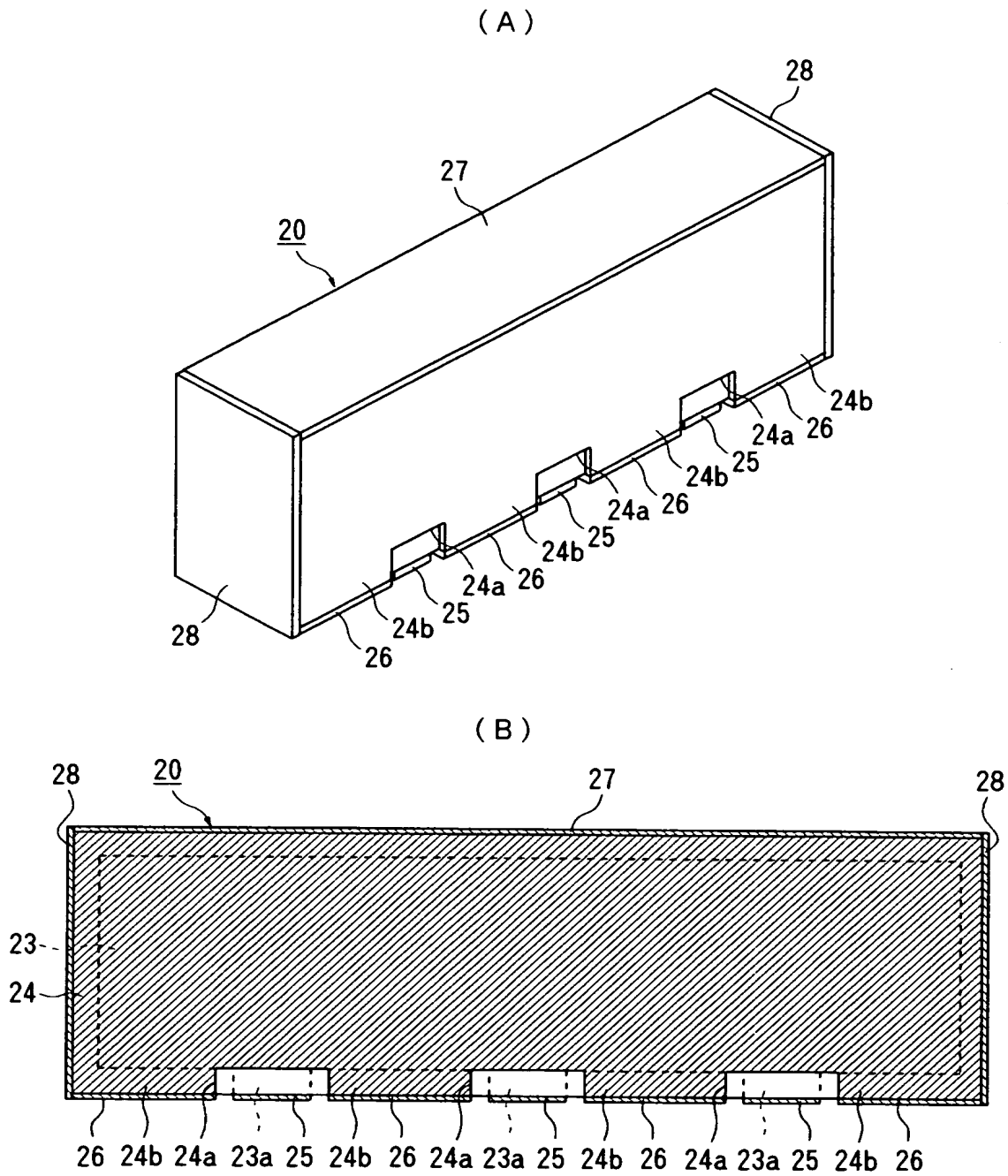
【図 25】



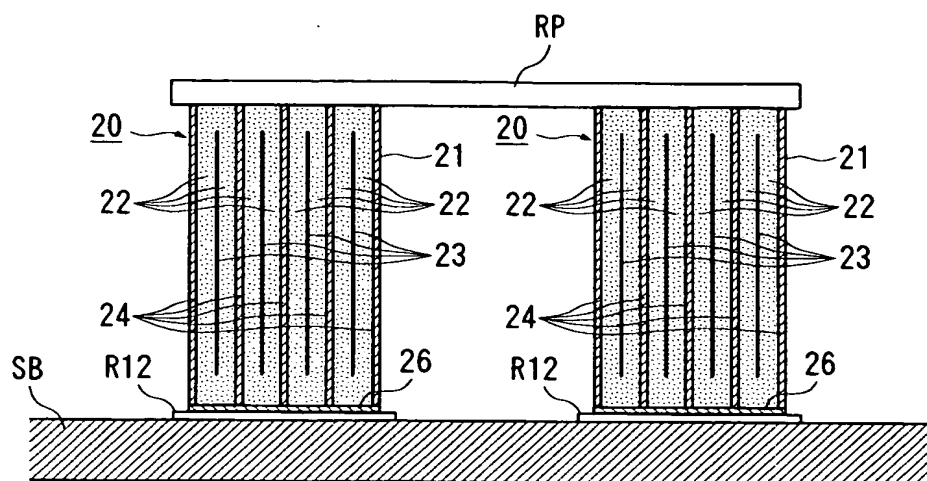
【図 26】



【図 27】



【図 28】



【書類名】 要約書

【要約】

【課題】 放熱能力に優れた積層セラミックコンデンサを提供する。

【解決手段】 複数の第 1 導体層 1 3 及び第 2 導体層 1 4 がセラミック層 1 2 を介して交互に且つ対向して配された直方体形状の積層チップ 1 1 と、各第 1 導体層 1 3 の引出部 1 3 a の端縁と接続するように積層チップ 1 1 の下面に設けられた第 1 電極層 1 5 と、各第 2 導体層 1 4 の引出部 1 4 a の端縁と接続するように積層チップ 1 1 の下面に第 1 電極層 1 5 と非接触で設けられた第 2 電極層 1 6 と、各第 2 導体層の上縁と接続するように積層チップ 1 1 の上面に設けられた放熱導体層 1 7 とを備える。

【選択図】 図 4

特願 2 0 0 3 - 1 1 1 9 6 2

出 願 人 履 歴 情 報

識別番号

[0 0 0 2 0 4 2 8 4]

1. 変更年月日

1 9 9 0 年 8 月 2 4 日

[変更理由]

新規登録

住 所

東京都台東区上野 6 丁目 1 6 番 2 0 号

氏 名

太陽誘電株式会社